

KOREAN INDUSTRIAL PROPERTY OFFICE

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Industrial Property Office.

Application Number: **2002-0055682**

Date of Application: **13 September 2002**

Applicant(s): **Samsung Electronics Co., Ltd.**

20 March 2003

COMMISSIONER

PATENT APPLICATION

[Document Name] Patent Application

[Application Type] Patent

[Receiver] Commissioner

[Reference No.] 0023

[Filing Date] 2002.09.13.

[IPC] H01L

[Title] Integrated Circuit Device with Two Write Ports
or More and System Thereof

[Applicant]
Name: Samsung Electronics Co., Ltd.
Applicant code: 1-1998-104271-3

[Attorney]
Name: Young-pil Lee
Attorney's code: 9-1998-000334-6
Reg. No. of General
Power of Attorney: 1999-009556-9

Name: Sang-bin Jeong
Attorney's code: 9-1998-000541-1
Reg. No. of General
Power of Attorney: 1999-009617-5

[Inventor]
Name: Dong-yang Lee
I.D. No. 660720-1774621
Zip Code: 449-846
Address: 526-308, Jinsan Maeul, 1167, Pungdeokcheon-ri,
Suji-eub, Yongin-city, Kyungki-do,
Republic of Korea
Nationality: Republic of Korea

[Request for Examination] Requested

[Application Order] We respectively submit an application according to Art. 42 of the Patent Law and request an examination according to Art. 60 of the Patent Law, as above.

Attorney
Attorney

Young-pil Lee (seal)
Sang-bin Jeong (seal)

[Fee]

Basic page:	20 Sheet(s)	29,000 won
Additional page:	10 Sheet(s)	10,000 won
Priority claiming fee:	0 Case(s)	0 won
Examination fee:	20	749,000 won
Total:		788,000 won

[Enclosures]

1. Abstract and Specification (and Drawings) 1 copy each



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원번호 : 10-2002-0055682
Application Number

출원년월일 : 2002년 09월 13일
Date of Application SEP 13, 2002

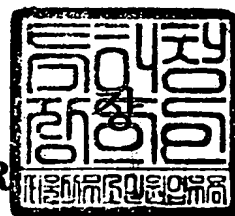
출원인 : 삼성전자주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 03 20
년 월 일

특 허 청

COMMISSIONER





【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0023
【제출일자】	2002.09.13
【국제특허분류】	H01L
【발명의 명칭】	둘 이상의 입력포트를 구비하는 집적 회로 장치 및 시스템
【발명의 영문명칭】	Integrated circuit device with two write ports or more and system thereof
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	이영필
【대리인코드】	9-1998-000334-6
【포괄위임등록번호】	1999-009556-9
【대리인】	
【성명】	정상빈
【대리인코드】	9-1998-000541-1
【포괄위임등록번호】	1999-009617-5
【발명자】	
【성명의 국문표기】	이동양
【성명의 영문표기】	LEE, Dong Yang
【주민등록번호】	660720-1774621
【우편번호】	449-846
【주소】	경기도 용인시 수지읍 풍덕천리 1167번지, 진산마을 526-308
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 이영필 (인) 대리인 정상빈 (인)

【수수료】

【기본출원료】 20 면 29,000 원

【가산출원료】 10 면 10,000 원

【우선권주장료】 0 건 0 원

【심사청구료】 20 항 749,000 원

【합계】 788,000 원

【첨부서류】

1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

둘 이상의 입력포트를 구비하는 집적 회로 장치 및 시스템이 개시된다. 본 발명에 따른 집적 회로 장치는 데이터의 입력 및 출력을 위한 제 1 포트 및 상기 데이터의 입력을 위한 제 2 포트를 구비하고, 상기 데이터의 입력 시, 외부 커맨드에 의하여 상기 제 1 포트 및 상기 제 2 포트 중 하나가 선택되는 것을 특징으로 한다. 상기 제 2 포트는 상기 제 1 포트의 핀의 수의 $1/2^n$ (n 은 자연수)개의 핀을 구비하는 것을 특징으로 한다. 상기 집적 회로 장치는 상기 데이터의 입력 시, 외부 커맨드에 의하여 상기 제 1 포트 및 상기 제 2 포트가 모두 선택될 수도 있다. 상기 집적 회로 장치는 상기 데이터의 입력 시, 상기 제 1 포트 및/또는 상기 제 2 포트를 선택하기 위한 소정의 제어 신호를 수신하는 제어 핀을 구비하는 것을 특징으로 한다. 본 발명에 따른 집적 회로 장치 및 시스템은 독립적으로 동작되는 둘 이상의 입력포트를 구비함으로써 기입 동작에서 독출 동작으로, 또는 독출 동작에서 기입 동작으로의 동작 패턴의 변화에 따라 불필요하게 발생하는 시간 소모를 줄여 집적 회로 장치 및 시스템의 내부의 데이터 버스의 효율을 증가시킬 수 있다.

【대표도】

도 3

【명세서】**【발명의 명칭】**

둘 이상의 입력포트를 구비하는 집적 회로 장치 및 시스템{Integrated circuit device with two write ports or more and system thereof}

【도면의 간단한 설명】

본 발명의 상세한 설명에서 인용되는 도면을 보다 충분히 이해하기 위하여 각 도면의 간단한 설명이 제공된다.

도 1은 공통의 입출력 포트를 구비하는 집적 회로 장치의 데이터 버스 효율을 나타내는 타이밍도이다.

도 2는 도 1의 타이밍도보다 고 주파수에서 집적 회로 장치가 동작될 경우의 데이터 버스 효율을 나타내는 타이밍도이다.

도 3은 본 발명의 실시예에 따른 집적 회로 장치를 나타내는 도면이다.

도 4는 도 3의 집적 회로 장치의 데이터 버스의 효율을 나타내는 타이밍도이다.

도 5는 도 3의 집적 회로 장치의 데이터 버스의 효율을 나타내는 다른 타이밍도이다.

도 6은 본 발명의 실시예에 따른 집적 회로 시스템을 나타내는 도면이다.

도 7은 본 발명의 다른 실시예에 따른 집적 회로 장치의 내부를 설명하는 블록도이다.

도 8은 본 발명의 또 다른 실시예에 따른 집적 회로 장치의 내부를 설명하는 블록도이다.

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <10> 본 발명은 집적 회로 장치에 관한 것으로서 특히, 두 개 이상의 독립적으로 동작될 수 있는 입력포트를 가지는 집적 회로 장치 및 시스템에 관한 것이다.
- <11> 집적 회로 장치 중 특히 메모리 장치의 인터페이스를 위한 동작 주파수가 증가되면서 버스 효율이 감소되고 있다. 일반적인 메모리 장치는 입력과 출력에 공통적으로 사용되는 입출력 포트를 구비한다. 입력과 출력에 공통적으로 사용되는 입출력 포트를 구비하는 메모리 장치는 동작 주파수가 높아질수록 버스 효율이 떨어지는 문제가 발생된다.
- <12> 입력포트와 출력포트가 별도로 구비된 메모리 장치도 존재하지만, 이 경우 입력포트와 출력포트가 완전히 분리되어 사용되므로 핀의 수가 증가되는 문제가 있다. 이는 곧 비용의 증가로 직결된다.
- <13> 도 1은 공통의 입출력 포트를 구비하는 집적 회로 장치의 데이터 버스 효율을 나타내는 타이밍도이다.
- <14> 도 1은 독출과 기입이 3대 1의 비율로 반복되는 경우의 데이터 버스의 효율을 나타낸다. 클럭 주파수는 200Mhz이다. 도 1에서 하나의 클럭의 주기는 5ns 이다. 기입 복원 시간(t_{WR} : write recovery time -입력 데이터가 메모리 코어에 모두 기입되는데 걸리는 시간)은 10ns 이고, 카스 레이턴시(CL :cas latency)는 15ns, 버스트 령스(BL :Burst Length- 한번의 기입 명령에 몇 개의 데이터가 기입되는가를 나타내는 지표)는 4이다.

- <15> R은 독출 명령이고, W는 기입 명령이다. Q는 독출 명령에 응답하여 독출되는 출력 데이터이고, D는 기입 명령에 응답하여 기입되는 기입 데이터이다.
- <16> 세번의 독출 명령과 한번의 기입 명령을 하나의 세트(set)로 간주한다. 첫 번째 세트의 세번의 독출 명령과 한번의 기입 명령에 의하여 처음 출력 데이터가 출력된 순간부터 두 번째 세트의 세번의 독출 명령과 한번의 기입 명령에 의하여 출력 데이터가 출력되는 순간까지의 클럭 수는 14이다.
- <17> 14 클럭 시간 중 데이터가 버스를 통하여 입력되거나 출력되는 것은 8 클럭 시간이다. 따라서 데이터 버스 효율은 $8/14 = 57.14\%$ 이다.
- <18> 도 2는 도 1의 타이밍도보다 고 주파수에서 집적 회로 장치가 동작될 경우의 데이터 버스 효율을 나타내는 타이밍도이다.
- <19> 클럭 주파수는 400Mhz이다. 따라서 하나의 클럭 주기는 2.5 ns이다. 카스 레이턴시(CL), 버스트 랭스(BL), 기입 복원 시간(tWR)은 도 1의 타이밍도와 동일하다.
- <20> 첫 번째 세트의 세번의 독출 명령과 한번의 기입 명령에 의하여 처음 출력 데이터가 출력된 순간부터 두 번째 세트의 세번의 독출 명령과 한번의 기입 명령에 의하여 출력 데이터가 출력되는 순간까지의 클럭 수는 19이다.
- <21> 19 클럭 시간 중 데이터가 버스를 통하여 입력되거나 출력되는 것은 8 클럭 시간이다. 따라서 데이터 버스 효율은 $8/19 = 42.1\%$ 이다.
- <22> 도 1과 도 2에서 알 수 있듯이, 집적 회로 장치의 동작 주파수가 높아지면, 기입 동작에서 독출 동작으로 전환되는 시간 또는 독출 동작에서 기입 동작으로 전환되는 시간을 나타내는 턴 어라운드 시간(turn around time)에 소요되는 시간의 비중이 증가되어

데이터 버스의 효율이 더 감소되는 것을 알 수 있다. 따라서, 입출력 포트에서 발생하는 기입 동작에서 독출 동작으로, 또는 독출 동작에서 기입 동작으로 변환되는 동작 패턴의 발생을 줄일 필요성이 있다.

【발명이 이루고자 하는 기술적 과제】

<23> 본 발명이 이루고자하는 기술적 과제는, 집적 회로 장치의 데이터 버스의 효율을 높이기 위하여 독립적으로 동작되는 둘 이상의 입력포트를 구비하는 집적 회로 장치를 제공하는데 있다.

【발명의 구성 및 작용】

<24> 상기 기술적 과제를 달성하기 위한 본 발명의 일 면에 따른 집적 회로 장치는 데이터의 입력 및 출력을 위한 제 1 포트 및 상기 데이터의 입력을 위한 제 2 포트를 구비하고, 상기 데이터의 입력 시, 외부 커맨드에 의하여 상기 제 1 포트 및 상기 제 2 포트 중 하나가 선택되는 것을 특징으로 한다.

<25> 상기 제 2 포트는 상기 제 1 포트의 핀의 수의 $1/2^n$ (n 은 자연수)개의 핀을 구비하는 것을 특징으로 한다. 상기 집적 회로 장치는 상기 데이터의 입력 시, 외부 커맨드에 의하여 상기 제 1 포트 및 상기 제 2 포트가 모두 선택될 수도 있다.

<26> 상기 집적 회로 장치는 상기 데이터의 입력 시, 상기 제 1 포트 및/또는 상기 제 2 포트를 선택하기 위한 소정의 제어 신호를 수신하는 제어 핀을 구비하는 것을 특징으로 한다.

<27> 상기 기술적 과제를 달성하기 위한 본 발명 다른 일 면에 따른 집적 회로 시스템은 컨트롤러 및 데이터의 입력 및 출력을 위한 제 1 포트 및 상기 데이터의 입력을 위한 제

2 포트를 구비하는 집적 회로 장치를 구비하고, 상기 컨트롤러는 상기 데이터의 입력 시, 상기 제 1 포트 및 상기 제 2 포트 중 하나를 선택하는 커맨드를 발생하는 것을 특징으로 한다.

<28> 상기 제 2 포트는 상기 제 1 포트의 핀의 수의 $1/ \{ 2 \}^n$ (n 은 자연수)개의 핀을 구비하는 것을 특징으로 한다. 상기 집적 회로 장치는 상기 데이터 입력 시, 상기 커맨드에 의하여 상기 제 1 포트 및 상기 제 2 포트가 모두 선택되는 것을 특징으로 한다.

<29> 상기 집적 회로 장치는 상기 데이터의 입력 시, 상기 제 1 포트 및/또는 상기 제 2 포트를 선택하기 위한 소정의 제어 신호를 수신하는 제어 핀을 구비하는 것을 특징으로 한다.

<30> 상기 기술적 과제를 달성하기 위한 본 발명 또 다른 일 면에 따른 집적 회로 장치는 데이터의 입력 및 출력을 위한 제 1 포트, 상기 제 1 포트에 연결되고, 입력 또는 출력되는 데이터를 버퍼링하여 저장하는 제 1 버퍼부, 상기 데이터의 입력을 위한 제 2 포트, 상기 제 2 포트에 연결되고, 입력되는 데이터를 버퍼링하여 저장하는 제 2 버퍼부 및 선택 신호에 응답하여 상기 제 1 버퍼부 및 제 2 버퍼부의 출력 중 하나를 선택하여 출력하는 선택 수단을 구비하고, 상기 데이터의 입력 시, 외부 커맨드에 의하여 상기 제 1 포트 및 상기 제 2 포트 중 하나가 선택되며, 상기 외부 커맨드에 의하여 상기 제 1 버퍼부 및 상기 제 2 버퍼부가 턴 온 되는 것을 특징으로 한다.

<31> 상기 제 2 포트는 상기 제 1 포트의 핀의 수의 $1/ \{ 2 \}^n$ (n 은 자연수)개의 핀을 구비하는 것을 특징으로 한다. 상기 제 1 버퍼부는 상기 제 1 포트로부터 입력되거나 또는 상기 제 1 포트로부터 출력되는 상기 데이터를 수신하는 입출력 버퍼 및 상기 입출

력 버퍼에서 출력되는 상기 데이터를 저장한 후 상기 선택 수단으로 출력하는 입출력 레지스터를 구비하는 것을 특징으로 한다.

<32> 상기 제 2 버퍼부는 상기 제 2 포트로부터 입력되는 상기 데이터를 수신하는 입력 버퍼 및 상기 입력 버퍼에서 출력되는 상기 데이터를 저장한 후 상기 선택 수단으로 출력하는 입력 레지스터를 구비하는 것을 특징으로 한다.

<33> 상기 선택 신호는 상기 집적 회로 장치로 인가되는 커맨드로부터 발생하는 것을 특징으로 한다. 상기 집적 회로 장치는 상기 데이터의 입력 시, 상기 외부 커맨드에 의하여 상기 제 1 포트 및 상기 제 2 포트가 모두 선택되는 것을 특징으로 한다.

<34> 상기 집적 회로 장치는 상기 데이터의 입력 시, 상기 제 1 포트 및/또는 상기 제 2 포트를 선택하기 위한 소정의 제어 신호를 수신하는 제어 핀을 구비하는 것을 특징으로 한다.

<35> 상기 기술적 과제를 달성하기 위한 본 발명 또 다른 일 면에 따른 집적 회로 장치는 데이터의 입력 및 출력을 위한 제 1 포트, 상기 제 1 포트로부터 입력되거나 또는 상기 제 1 포트에 출력되는 상기 데이터를 수신하는 입출력 버퍼, 상기 데이터의 입력을 위한 제 2 포트, 상기 제 2 포트로부터 입력되는 상기 데이터를 수신하는 입력 버퍼 및 상기 입출력 버퍼 및 상기 입력 버퍼로부터 출력되는 상기 데이터를 저장한 후 출력하는 레지스터를 구비하고, 상기 데이터의 입력 시, 외부 커맨드에 의하여 상기 제 1 포트 및 상기 제 2 포트 중 하나가 선택되며, 상기 외부 커맨드에 의하여 상기 입출력 버퍼 또는 상기 입력 버퍼가 턴 온 되는 것을 특징으로 한다.

- <36> 상기 제 2 포트는 상기 제 1 포트의 핀의 수의 $1/\{2\}^n$ (n 은 자연수)개의 핀을 구비하는 것을 특징으로 한다. 상기 레지스터는 상기 집적 회로 장치로 인가되는 커맨드로부터 발생되는 선택 신호에 응답하여 상기 입출력 버퍼로부터 출력된 데이터 또는 상기 입력 버퍼로부터 출력된 데이터를 선택적으로 출력하는 것을 특징으로 한다.
- <37> 상기 집적 회로 장치는 상기 데이터의 입력 시, 상기 외부 커맨드에 의하여 상기 제 1 포트 및 상기 제 2 포트가 모두 선택되는 것을 특징으로 한다. 상기 집적 회로 장치는 상기 데이터의 입력 시, 상기 제 1 포트 및/또는 상기 제 2 포트를 선택하기 위한 소정의 제어 신호를 수신하는 제어 핀을 구비하는 것을 특징으로 한다.
- <38> 본 발명과 본 발명의 동작상의 이점 및 본 발명의 실시에 의하여 달성되는 목적을 충분히 이해하기 위해서는 본 발명의 바람직한 실시예를 예시하는 첨부 도면 및 도면에 기재된 내용을 참조하여야 한다.
- <39> 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 설명함으로써, 본 발명을 상세히 설명한다. 각 도면에 제시된 동일한 참조부호는 동일한 부재를 나타낸다.
- <40> 도 3은 본 발명의 실시예에 따른 집적 회로 장치를 나타내는 도면이다.
- <41> 도 3을 참조하면, 본 발명에 따른 집적 회로 장치(300)는 데이터(DATA)의 입력 및 출력을 위한 제 1 포트(P1) 및 데이터(DATA)의 입력을 위한 제 2 포트(P2)를 구비한다.
- <42> 데이터(DATA)의 입력 및 출력을 공유하는 제 1 포트(P1)만을 이용하여 데이터를 기입하거나 독출하는 경우에는 필연적으로 기입 동작에서 독출 동작으로 전환되는 시간 또는 독출 동작에서 기입 동작으로 전환되는 시간을 나타내는 턴 어라운드 시간(turn around time)이 발생되어 데이터 버스의 효율이 더 감소되는 것을 알 수 있다.

- <43> 따라서 데이터(DATA)의 입력만을 전용으로 하는 제 2 포트(P2)가 집적 회로 장치(300)에 추가된다. 제 2 포트(P2)는 제 1 포트(P1)의 핀의 수의 $1/\{2\}^n$ (n 은 자연수)개의 핀을 구비한다. 즉, 제 2 포트(P2)의 핀의 수는 제 1 포트(P1)의 핀의 수의 $1/2$ 배, $1/4$ 배, $1/8$ 배 등이 될 수 있다.
- <44> 제 2 포트(P2)의 핀의 수가 제 1 포트(P1)의 핀의 수보다 적은 이유는 집적 회로 장치(300)의 대부분의 응용 동작은 기입 동작의 횟수가 독출 동작의 횟수보다 작기 때문이다. 즉, 적은 수의 핀을 추가하여 최대 효율을 얻기 위함이다.
- <45> 예를 들어, 제 2 포트(P2)의 핀의 수가 제 1 포트(P1)의 핀의 수의 $1/2$ 이고, 집적 회로 장치(300)의 기입 동작의 횟수가 독출 동작의 횟수보다 매우 적다면, 제 2 포트(P2)는 기입 동작만을 위하여 사용하고, 제 1 포트(P1)는 독출 동작만을 위하여 사용할 수 있다. 그러면, 데이터 버스의 효율이 증가될 수 있다.
- <46> 데이터(DATA)의 입력 시, 외부 커맨드(EXCOM)에 의하여 제 1 포트(P1) 및 제 2 포트(P2) 중 하나가 선택된다. 즉, 데이터(DATA)의 기입을 위해서는 외부 커맨드(EXCOM)는 제 2 포트(P2)를 선택하도록 하고 데이터(DATA)의 독출을 위해서는 외부 커맨드(EXCOM)는 제 1 포트(P1)를 선택하도록 한다. 여기서 외부 커맨드(EXCOM)는 컨트롤러(미도시)로부터 발생될 수 있다.
- <47> 제 2 포트(P2)의 핀의 수가 제 1 포트(P1)의 핀의 수의 $1/4$ 이고, 기입 동작의 횟수가 전체 기입 동작 및 독출 동작의 횟수의 25% 보다 많은 경우, 제 2 포트(P2)만을 이용하여 기입 동작을 수행할 수 없다. 이러한 문제는 제 1 포트(P1)를 독출 동작 뿐 아니라 기입 동작을 위해서도 사용하면 해결된다. 이 경우, 외부 커맨드(EXCOM)에 의하여 제 1 포트(P1) 및 제 2 포트(P2)가 모두 선택될 수 있다.

- <48> 외부 커맨드(EXCOM)에 의하여 제 1 포트(P1) 또는 제 2 포트(P2)를 선택하는 대신, 집적 회로 장치(300)는 데이터(DATA)의 입력 시, 제 1 포트(P1) 및/또는 제 2 포트(P2)를 선택하기 위한 소정의 제어 신호(CTRLS)를 수신하는 제어 핀(CTRLPIN)을 구비할 수 있다.
- <49> 예컨대, 제어 신호(CTRLS)가 하이 레벨로 제어 핀(CTRLPIN)으로 입력되면 제 1 포트(P1)를 이용하여 데이터(DATA)를 기입하고, 제어 신호(CTRLS)가 로우 레벨로 제어 핀(CTRLPIN)으로 입력되면 제 2 포트(P2)를 이용하여 데이터(DATA)를 기입하는 방법이다.
- <50> 도 4는 도 3의 실시예에 따른 집적 회로 장치의 데이터 버스의 효율을 나타내는 타이밍도이다.
- <51> 도 4는 독출 동작과 기입 동작이 3대 1의 비율로 반복되며, 제 2 포트(P2)의 핀의 수가 제 1 포트(P1)의 핀의 수의 1/2인 경우이다. 클럭 주파수는 400Mhz이다. 도 4에서 하나의 클럭의 주기는 2.5ns 이다. 기입 복원 시간(t_{WR})은 10ns 이고, 카스 레이턴시(CL : cas latency)는 15ns, 버스트 령스(BL :Burst Length)는 기입 동작의 경우 8이고, 독출 동작의 경우 4이다.
- <52> 독출 동작의 경우의 버스 효율을 살펴보면, 전체 독출 동작이 이루어지는 클럭 수는 12이고, 12 클럭 시간 중 데이터(DATA)가 버스를 통하여 독출 되는 것은 12 클럭 시간이다. 따라서 데이터 버스 효율은 $12/12 = 100\%$ 이다.
- <53> 기입 동작의 경우의 버스 효율을 살펴보면, 전체 기입 동작이 이루어지는 클럭 수는 10이고, 10 클럭 시간 중 데이터(DATA)가 버스를 통하여 기입되는 것은 8 클럭 시간이다. 따라서 데이터 버스 효율은 $8/12 = 80\%$ 이다.

- <54> 도 1이나 도 2의 타이밍도와 비교하면, 본 발명에 따른 집적 회로 장치(300)의 데이터 버스의 효율이 더 좋아지는 것을 알 수 있다.
- <55> 도 5는 도 3의 실시예에 따른 집적 회로 장치의 데이터 버스의 효율을 나타내는 다른 타이밍도이다.
- <56> 도 5는 독출 동작과 기입 동작이 3대 1의 비율로 반복되며, 제 2 포트(P2)의 핀의 수가 제 1 포트(P1)의 핀의 수의 1/4인 경우이다. 클럭 주파수는 400Mhz이다. 도 5에서 하나의 클럭의 주기는 2.5ns 이다. 기입 복원 시간(t_{WR})은 5ns이고, 버스트 령스(BL: Burst Length)는 기입 동작의 경우 16이고, 독출 동작의 경우 4이다.
- <57> 제 2 포트(P2)의 핀의 수가 제 1 포트(P1)의 핀의 수의 1/4이지만 기입 동작의 비율이 25%이므로 제 2 포트(P2)만을 이용하여 모든 기입 동작을 수행할 수 없다. 따라서 제 1 포트(P1)를 이용하여 기입 동작과 독출 동작을 모두 수행한다.
- <58> 데이터 버스의 전체 효율을 살펴본다. 9 번의 독출 명령과 3번의 기입 명령이 수행되는 전체 클럭 수는 30 클럭이다. 도 5에서는 마지막 기입 명령에 의하여 마지막 입력 데이터가 기입되는 것은 28번째 클럭으로 나타나있다. 그러나 새로운 독출 명령이 시작되는 것은 30번째 클럭부터이다. 따라서 9 번의 독출 명령과 3번의 기입 명령이 수행되는 전체 클럭 수는 30 클럭이다.
- <59> 제 2 포트(P2)의 핀의 수가 제 1 포트(P1)의 핀의 수의 1/4 이므로, 전체 핀의 수를 5라고 한다면 제 1 포트(P1)의 핀은 4이고 제 2 포트(P2)의 핀은 1이다. 따라서 독출 명령과 기입 명령이 수행되는 전체 클럭 수는 $5(\text{전체 핀의 수}) \times 30 \times 2(\text{집적 회로 장치가 DDR RAM(Double Data Rate RAM)인 경우}) = 300$ 이다.

- <60> 독출 동작에 사용되는 클럭 수는 4(제 1 포트(P1)의 핀의 수)* 26(독출 동작에 사용되는 클럭 수) * 2(집적 회로 장치가 DDR RAM(Double Data Rate RAM)인 경우) = 208 이다.
- <61> 기입 동작에 사용되는 클럭 수는 1(제 2 포트(P2)의 핀의 수)* 24(기입 동작에 사용되는 클럭 수) * 2(집적 회로 장치가 DDR RAM(Double Data Rate RAM)인 경우) = 48 이다.
- <62> 독출 동작에 사용되는 클럭 수와 기입 동작에 사용되는 클럭 수를 합하면 256이다. 따라서 데이터 버스의 효율은 $256/300 = 85\%$ 이다.
- <63> 도 1이나 도 2의 타이밍도와 비교하면, 본 발명에 따른 집적 회로 장치(300)의 데이터 버스의 효율이 더 좋아지는 것을 알 수 있다.
- <64> 도 6은 본 발명의 다른 실시예에 따른 집적 회로 시스템을 나타내는 도면이다.
- <65> 도 6을 참조하면, 본 발명 다른 실시예에 따른 집적 회로 시스템(600)은 컨트롤러(610) 및 집적 회로 장치(620)를 구비한다. 집적 회로 장치(620)는 데이터(DATA)의 입력 및 출력을 위한 제 1 포트(P1) 및 데이터(DATA)의 입력을 위한 제 2 포트(P2)를 구비한다.
- <66> 집적 회로 장치(610)는 도 3의 집적 회로 장치(300)와 동일하다. 따라서 상세한 설명은 생략한다. 컨트롤러(610)는 데이터(DATA)의 입력 시, 제 1 포트(P1) 및 제 2 포트(P2) 중 하나를 선택하는 커맨드를 발생한다. 여기서 커맨드(EXCOM)는 도 3의 외부 커맨드(EXCOM)와 동일한 신호이다. 도 6의 집적 회로 시스템(600)은 도 3의 집적 회로 장

치(300)와 제 1 포트(P1)또는 제 2 포트(P2)를 선택하기 위한 커맨드(EXCOM)를 발생하는 컨트롤러(610)를 구비한다.

<67> 컨트롤러(610)는 기입 동작의 횟수가 독출 동작의 횟수보다 상당히 작을 경우에는 제 2 포트(P2)만을 선택하여 기입 동작이 이루어지도록 커맨드를 발생하며, 제 2 포트(P2)만으로는 기입 동작을 모두 수행하기 어려운 경우에는 제 1 포트(P1) 및 제 2 포트(P2)를 선택하여 기입 동작이 이루어지도록 커맨드를 발생한다.

<68> 도 7은 본 발명의 다른 실시예에 따른 집적 회로 장치의 내부를 설명하는 블록도이다.

<69> 본 발명 또 다른 실시예에 따른 집적 회로 장치(700)는 데이터(DATA)의 입력 및 출력을 위한 제 1 포트(P1), 제 1 포트(P1)에 연결되고, 입력 또는 출력되는 데이터(DATA)를 버퍼링하여 저장하는 제 1 버퍼부(710), 데이터(DATA)의 입력을 위한 제 2 포트(P2), 제 2 포트(P2)에 연결되고, 입력되는 데이터(DATA)를 버퍼링하여 저장하는 제 2 버퍼부(720) 및 선택 신호(SEL)에 응답하여 제 1 버퍼부(710) 및 제 2 버퍼부(720)의 출력 중 하나를 선택하여 출력하는 선택 수단(730)을 구비한다.

<70> 데이터(DATA)의 입력 시, 외부 커맨드(EXCOM)에 의하여 제 1 포트(P1) 및 제 2 포트(P2) 중 하나가 선택되며, 외부 커맨드(EXCOM)에 의하여 제 1 버퍼부(710) 및 제 2 버퍼부(720)가 턴 온 된다.

<71> 제 2 포트(P2)는 제 1 포트(P1)의 핀의 수의 $1/\{2\}^{\{n\}}$ (n 은 자연수)개의 핀을 구비한다. 제 1 버퍼부(710)는 제 1 포트(P1)로부터 입력되거나 또는 제 1 포트(P1)로 출력되는 데이터(DATA)를 수신하는 입출력 버퍼(740) 및 입출력 버퍼(740)에서 출력

되는 데이터(DATA)를 저장한 후 선택 수단(730)으로 출력하는 입출력 레지스터(750)를 구비한다.

<72> 제 2 버퍼부(720)는 제 2 포트(P2)로부터 입력되는 데이터(DATA)를 수신하는 입력 버퍼(760) 및 입력 버퍼(760)에서 출력되는 데이터(DATA)를 저장한 후 선택 수단(730)으로 출력하는 입력 레지스터(770)를 구비한다.

<73> 선택 신호(SEL)는 집적 회로 장치(700)로 인가되는 커맨드로부터 발생된다. 집적 회로 장치(700)는 데이터(DATA)의 입력 시, 외부 커맨드(EXCOM)에 의하여 제 1 포트(P1) 및 제 2 포트(P2)가 모두 선택될 수 있다.

<74> 집적 회로 장치(700)는 데이터(DATA)의 입력 시, 제 1 포트(P1) 및/또는 제 2 포트(P2)를 선택하기 위한 소정의 제어 신호(CTRLS)를 수신하는 제어 핀(CTRLPIN)을 구비할 수 있다.

<75> 제 1 포트(P1)는 데이터(DATA)의 기입 및 독출 동작 모두에 이용될 수 있다. 제 2 포트(P2)는 데이터(DATA)의 기입 동작에만 이용된다. 외부 커맨드(EXCOM)는 데이터(DATA)의 기입 동작 시 제 1 포트(P1)를 이용할 것인지 제 2 포트(P2)를 이용할 것인지를 선택한다.

<76> 외부 커맨드(EXCOM)에 의하여 제 2 포트(P2)가 선택되면 외부 커맨드(EXCOM)는 제 2 버퍼부(720)를 턴 온 시킨다. 그러면 입력된 데이터(DATA)는 입력 버퍼(760)를 통하여 입력 레지스터(770)에 저장된다. 외부 커맨드(EXCOM)에 의하여 제 1 포트(P1)가 선택되면 외부 커맨드(EXCOM)는 제 1 버퍼부(710)를 턴 온 시킨다. 그러면 입력된 데이터(DATA)는 입출력 버퍼(740)를 통하여 입출력 레지스터(750)에 저장된다.

- <77> 선택 수단(730)은 선택 신호(SEL)에 응답하여 입출력 레지스터(750)또는 입력 레지스터(770)에 저장된 데이터(DATA)를 선택하여 출력한다. 선택 신호(SEL)는 집적 회로 장치(700)로 인가되는 커맨드일 수 있다. 또는 여러 개의 커맨드의 조합으로부터 발생될 수 있다. 집적 회로 장치(700)는 데이터(DATA)의 기입 동작만을 위한 제 2 포트(P2)를 가지고 있으므로 데이터 버스 효율을 높일 수 있다.
- <78> 도 8은 본 발명의 또 다른 실시예에 따른 집적 회로 장치의 내부를 설명하는 블록도이다.
- <79> 집적 회로 장치(800)는 데이터(DATA)의 입력 및 출력을 위한 제 1 포트(P1), 제 1 포트(P1)로부터 입력되거나 또는 제 1 포트(P1)로 출력되는 데이터(DATA)를 수신하는 입출력 버퍼(810), 데이터(DATA)의 입력을 위한 제 2 포트(P2), 제 2 포트(P2)로부터 입력되는 데이터(DATA)를 수신하는 입력 버퍼(820), 입출력 버퍼(810) 및 입력 버퍼(820)로부터 출력되는 데이터(DATA)를 저장한 후 출력하는 레지스터(830)를 구비한다.
- <80> 데이터(DATA)의 입력 시, 외부 커맨드(EXCOM)에 의하여 제 1 포트(P1) 및 제 2 포트(P2) 중 하나가 선택되며, 외부 커맨드(EXCOM)에 의하여 입출력 버퍼(810) 또는 입력 버퍼(820)가 턴 온 된다.
- <81> 제 2 포트(P2)는 제 1 포트(P1)의 편의 수의 $1/\{2\}^n$ (n 은 자연수)개의 편을 구비한다. 레지스터(830)는 집적 회로 장치(800)로 인가되는 커맨드로부터 발생되는 선택 신호(SEL)에 응답하여 입출력 버퍼(810)로부터 출력된 데이터 또는 입력 버퍼(820)로부터 출력된 데이터를 선택적으로 출력한다.

<82> 집적 회로 장치(800)는 데이터(DATA)의 입력 시, 외부 커맨드(EXCOM)에 의하여 제 1 포트(P1) 및 제 2 포트(P2)가 모두 선택될 수 있다. 집적 회로 장치(800)는 데이터(DATA)의 입력 시, 제 1 포트(P1) 및/또는 제 2 포트(P2)를 선택하기 위한 소정의 제어 신호(CTRLS)를 수신하는 제어 핀(CTRLPIN)을 구비한다.

<83> 도 8의 집적 회로 장치(800)는 도 7의 집적 회로 장치(700)와 달리 제 1 포트(P1)로 입력되는 데이터(DATA)와 제 2 포트(P2)로 입력되는 데이터(DATA)가 하나의 레지스터(830)에 저장된다. 따라서 제 1 버퍼부(810) 및 제 2 버퍼부(820) 내부에 별도의 레지스터가 존재하지 않는다. 레지스터(830)에 저장된 데이터(DATA)는 저장된 순서대로 출력된다. 그러나 선택 신호(SEL)를 이용하여 레지스터(830)에 저장된 데이터를 선택적으로 출력할 수도 있다. 선택 신호(SEL)는 집적 회로 장치(800)로 인가되는 커맨드일 수 있다. 또는 여러 개의 커맨드의 조합으로부터 발생될 수 있다. 이와 같은 차이점 외에는 집적 회로 장치(800)의 동작은 집적 회로 장치(700)와 동일하므로 상세한 설명은 생략한다.

<84> 이상에서와 같이 도면과 명세서에서 최적 실시예가 개시되었다. 여기서 특정한 용어들이 사용되었으나, 이는 단지 본 발명을 설명하기 위한 목적에서 사용된 것이지 의미 한정이나 특허청구범위에 기재된 본 발명의 범위를 제한하기 위하여 사용된 것은 아니다. 그러므로 본 기술분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호범위는 첨부된 특허청구범위의 기술적 사상에 의해 정해져야 할 것이다.

【발명의 효과】

<85> 상술한 바와 같이 본 발명에 따른 집적 회로 장치 및 시스템은 독립적으로 동작되는 둘 이상의 입력포트를 구비함으로써 기입 동작에서 독출 동작으로, 또는 독출 동작에

서 기입 동작으로의 동작 패턴의 변화에 따라 불필요하게 발생하는 시간 소모를 줄여 집적 회로 장치 및 시스템의 내부의 데이터 버스의 효율을 증가시킬 수 있다.

【특허청구범위】**【청구항 1】**

데이터의 입력 및 출력을 위한 제 1 포트 ; 및
상기 데이터의 입력을 위한 제 2 포트를 구비하고,
상기 데이터의 입력 시, 외부 커맨드에 의하여 상기 제 1 포트 및 상기 제 2 포트
중 하나가 선택되는 것을 특징으로 하는 집적 회로 장치.

【청구항 2】

제 1항에 있어서, 상기 제 2 포트는,
상기 제 1 포트의 핀의 수의 $1/ \{ 2 \}^n$ (n 은 자연수)개의 핀을 구비하는 것을
특징으로 하는 집적 회로 장치.

【청구항 3】

제 1항에 있어서, 상기 집적 회로 장치는,
상기 데이터의 입력 시, 외부 커맨드에 의하여 상기 제 1 포트 및 상기 제 2 포트
가 모두 선택되는 것을 특징으로 하는 집적 회로 장치.

【청구항 4】

제 1항에 있어서, 상기 집적 회로 장치는,
상기 데이터의 입력 시, 상기 제 1 포트 및/또는 상기 제 2 포트를 선택하기 위한
소정의 제어 신호를 수신하는 제어 핀을 구비하는 것을 특징으로 하는 집적 회로 장치.

【청구항 5】

컨트롤러 ; 및



데이터의 입력 및 출력을 위한 제 1 포트 및 상기 데이터의 입력을 위한 제 2 포트를 구비하는 집적 회로 장치를 구비하는 집적 회로 시스템에 있어서,

상기 컨트롤러는,

상기 데이터의 입력 시, 상기 제 1 포트 및 상기 제 2 포트 중 하나를 선택하는 커맨드를 발생하는 것을 특징으로 하는 집적 회로 시스템.

【청구항 6】

제 5항에 있어서, 상기 제 2 포트는,

상기 제 1 포트의 핀의 수의 $1/2^n$ (n 은 자연수)개의 핀을 구비하는 것을 특징으로 하는 집적 회로 시스템.

【청구항 7】

제 5항에 있어서, 상기 집적 회로 장치는,

상기 데이터 입력 시, 상기 커맨드에 의하여 상기 제 1 포트 및 상기 제 2 포트가 모두 선택되는 것을 특징으로 하는 집적 회로 시스템.

【청구항 8】

제 5항에 있어서, 상기 집적 회로 장치는,

상기 데이터의 입력 시, 상기 제 1 포트 및/또는 상기 제 2 포트를 선택하기 위한 소정의 제어 신호를 수신하는 제어 핀을 구비하는 것을 특징으로 하는 집적 회로 시스템

【청구항 9】

데이터의 입력 및 출력을 위한 제 1 포트 ;

상기 제 1 포트에 연결되고, 입력 또는 출력되는 데이터를 버퍼링하여 저장하는 제 1 버퍼부 ;

상기 데이터의 입력을 위한 제 2 포트 ;

상기 제 2 포트에 연결되고, 입력되는 데이터를 버퍼링하여 저장하는 제 2 버퍼부 ; 및

선택 신호에 응답하여 상기 제 1 버퍼부 및 제 2 버퍼부의 출력 중 하나를 선택하여 출력하는 선택 수단을 구비하고,

상기 데이터의 입력 시, 외부 커맨드에 의하여 상기 제 1 포트 및 상기 제 2 포트 중 하나가 선택되며, 상기 외부 커맨드에 의하여 상기 제 1 버퍼부 및 상기 제 2 버퍼부가 턴 온 되는 것을 특징으로 하는 집적 회로 장치.

【청구항 10】

제 9항에 있어서, 상기 제 2 포트는,

상기 제 1 포트의 핀의 수의 $1/\{2\}^n$ (n 은 자연수)개의 핀을 구비하는 것을 특징으로 하는 집적 회로 장치.

【청구항 11】

제 9항에 있어서, 상기 제 1 버퍼부는,

상기 제 1 포트로부터 입력되거나 또는 상기 제 1 포트로부터 출력되는 상기 데이터를 수신하는 입출력 버퍼 ; 및

상기 입출력 버퍼에서 출력되는 상기 데이터를 저장한 후 상기 선택 수단으로 출력하는 입출력 레지스터를 구비하는 것을 특징으로 하는 집적 회로 장치.

【청구항 12】

제 9항에 있어서, 상기 제 2 버퍼부는,
상기 제 2 포트로부터 입력되는 상기 데이터를 수신하는 입력 버퍼 ; 및
상기 입력 버퍼에서 출력되는 상기 데이터를 저장한 후 상기 선택 수단으로 출력하는 입력 레지스터를 구비하는 것을 특징으로 하는 집적 회로 장치.

【청구항 13】

제 9항에 있어서, 상기 선택 신호는,
상기 집적 회로 장치로 인가되는 커맨드로부터 발생하는 것을 특징으로 하는 집적 회로 장치.

【청구항 14】

제 9항에 있어서, 상기 집적 회로 장치는,
상기 데이터의 입력 시, 상기 외부 커맨드에 의하여 상기 제 1 포트 및 상기 제 2 포트가 모두 선택되는 것을 특징으로 하는 집적 회로 시스템.

【청구항 15】

제 9항에 있어서, 상기 집적 회로 장치는,
상기 데이터의 입력 시, 상기 제 1 포트 및/또는 상기 제 2 포트를 선택하기 위한 소정의 제어 신호를 수신하는 제어 핀을 구비하는 것을 특징으로 하는 집적 회로 장치.

【청구항 16】

데이터의 입력 및 출력을 위한 제 1 포트 ;

상기 제 1 포트로부터 입력되거나 또는 상기 제 1 포트로부터 출력되는 상기 데이터를 수신하는 입출력 버퍼 ;

상기 데이터의 입력을 위한 제 2 포트 ;

상기 제 2 포트로부터 입력되는 상기 데이터를 수신하는 입력 버퍼 ; 및

상기 입출력 버퍼 및 상기 입력 버퍼로부터 출력되는 상기 데이터를 저장한 후 출력하는 레지스터를 구비하고,

상기 데이터의 입력 시, 외부 커맨드에 의하여 상기 제 1 포트 및 상기 제 2 포트 중 하나가 선택되며, 상기 외부 커맨드에 의하여 상기 입출력 버퍼 또는 상기 입력 버퍼가 턴 온 되는 것을 특징으로 하는 집적 회로 장치.

【청구항 17】

제 16항에 있어서, 상기 제 2 포트는,

상기 제 1 포트의 핀의 수의 $1/2^n$ (n 은 자연수)개의 핀을 구비하는 것을 특징으로 하는 집적 회로 장치.

【청구항 18】

제 16항에 있어서, 상기 레지스터는

상기 집적 회로 장치로 인가되는 커맨드로부터 발생하는 선택 신호에 응답하여 상기 입출력 버퍼로부터 출력된 데이터 또는 상기 입력 버퍼로부터 출력된 데이터를 선택적으로 출력하는 것을 특징으로 하는 집적 회로 장치.

【청구항 19】

제 16항에 있어서, 상기 집적 회로 장치는,

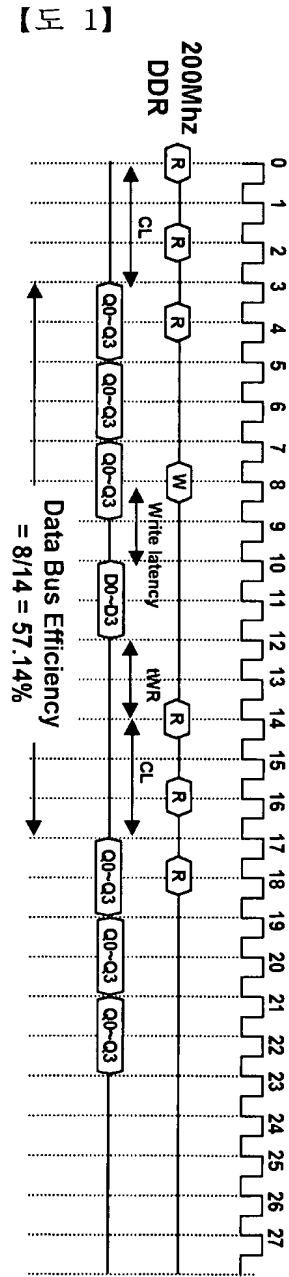
상기 데이터의 입력 시, 상기 외부 커맨드에 의하여 상기 제 1 포트 및 상기 제 2 포트가 모두 선택되는 것을 특징으로 하는 집적 회로 장치.

【청구항 20】

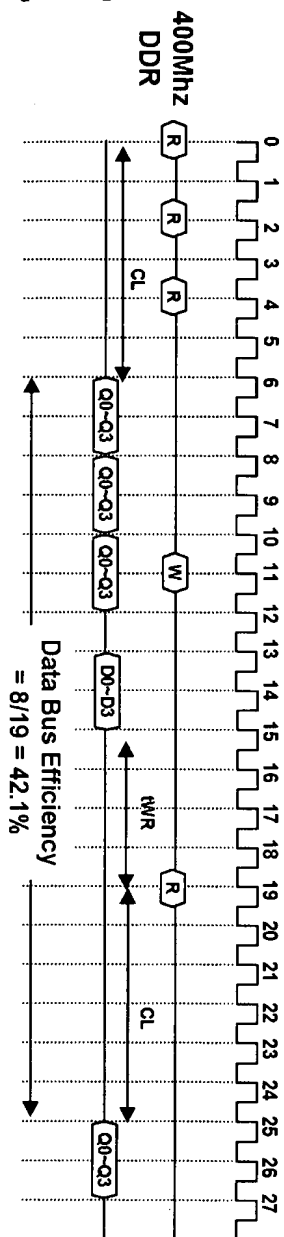
제 16항에 있어서, 상기 집적 회로 장치는,

상기 데이터의 입력 시, 상기 제 1 포트 및/또는 상기 제 2 포트를 선택하기 위한 소정의 제어 신호를 수신하는 제어 편을 구비하는 것을 특징으로 하는 집적 회로 장치.

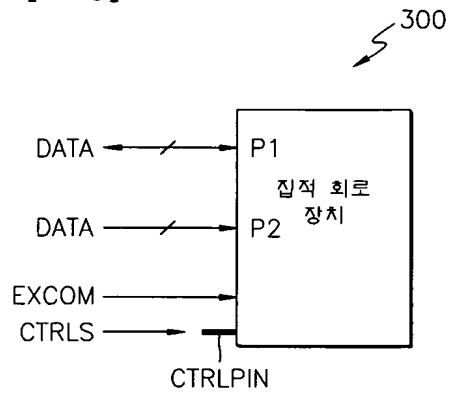
【도면】



【도 2】

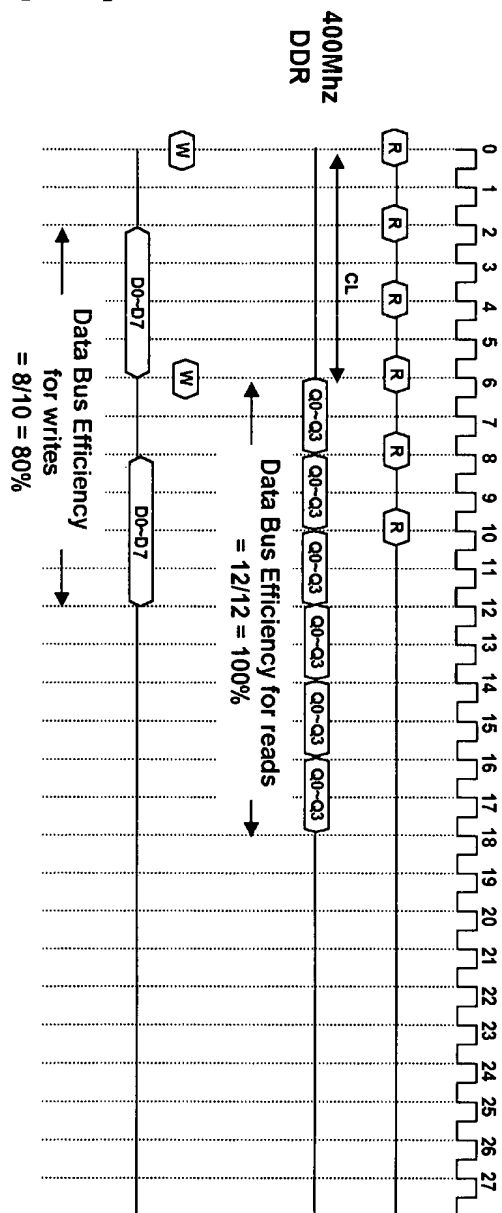


【도 3】

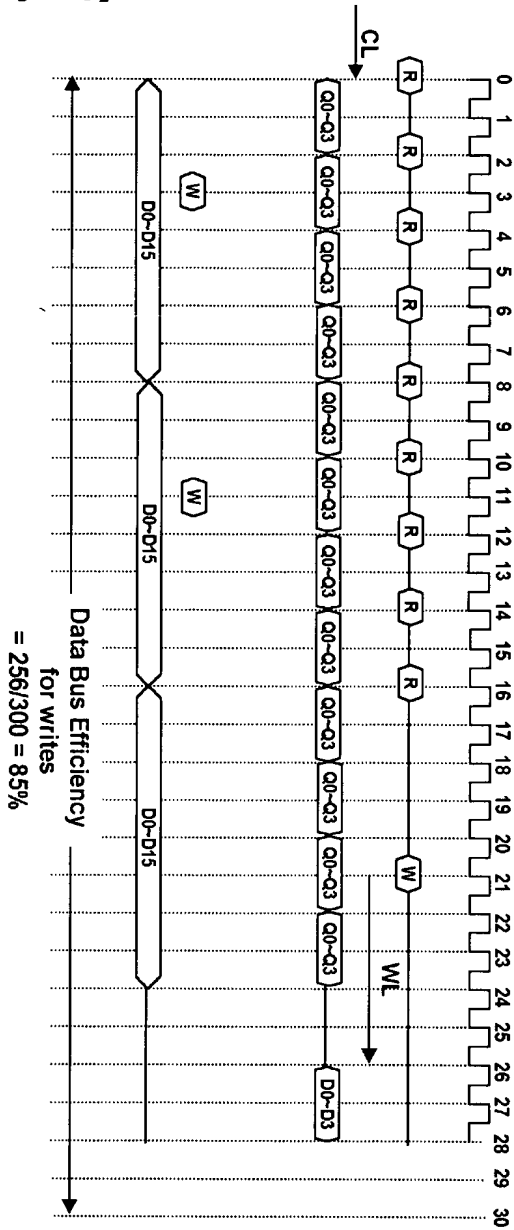




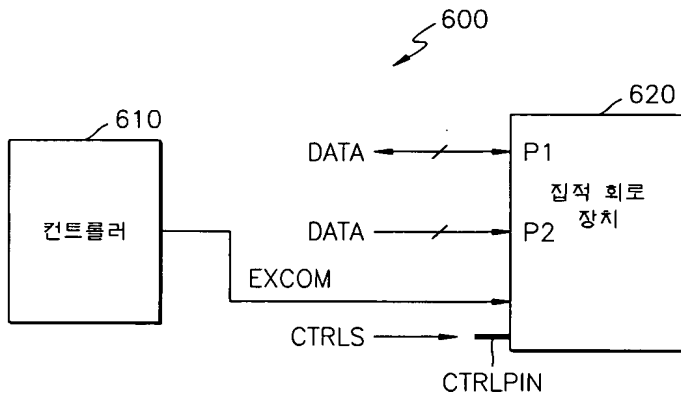
【도 4】



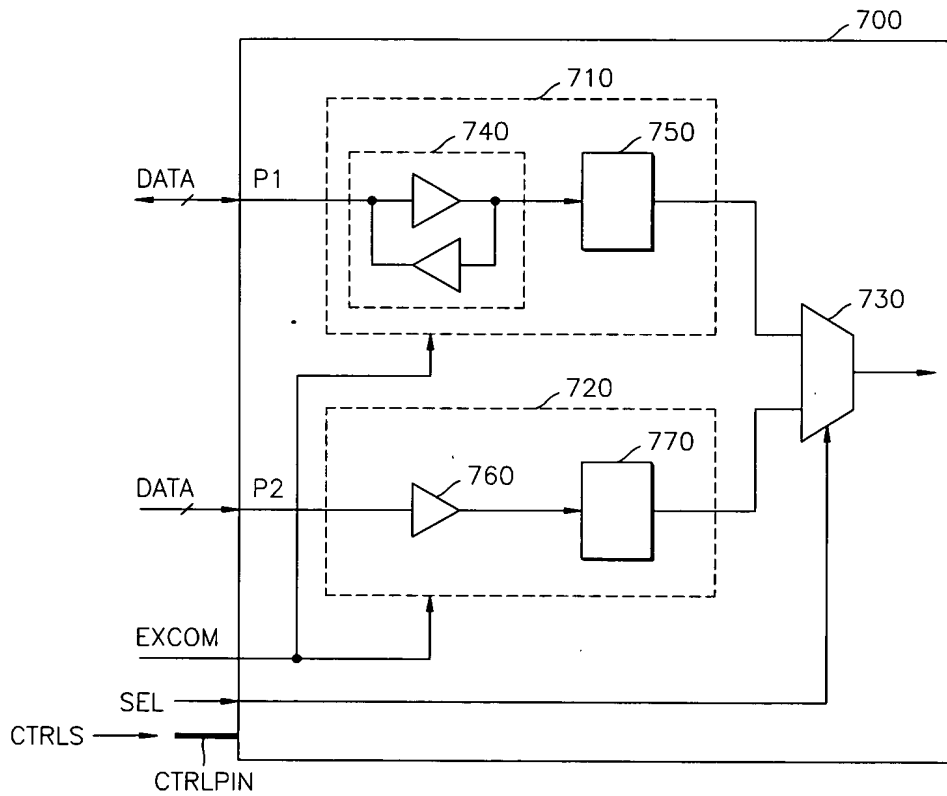
【도 5】



【도 6】



【도 7】



【도 8】

